



TIA連携大学院サマー・オープン・フェスティバル2019

第7回TIAナノエレクトロニクス・ナノテクノロジーサマースクール 参加者の募集について

筑波大学大学院数理物質科学研究科及び産業技術総合研究所TIA推進センターは、人材育成活動の一環として、第7回TIAナノエレクトロニクス・ナノテクノロジーサマースクールを開催いたします。多数の皆様のご参加をお待ちしております。

- 目的概要** 次世代を担う、我が国のナノエレクトロニクス・ナノテクノロジー若手人材の育成
ナノエレクトロニクス技術の基礎的知識から各種分野のアプリケーションの応用展開まで、様々な角度からナノエレクトロニクス技術を収集できる機会です。世界で活躍する第一線の大学教員及び研究者による講義を主とし、実習や施設見学を行います。また、異分野の学生や企業との交流の機会を設けています。
- 期間** 2019年8月28日(水)～8月30日(金) ※詳細はP.3 日程表をご覧ください。
- 会場** 筑波大学総合研究棟B、産業技術総合研究所(産総研)西事業所 TIA連携棟
- 講師** 宮武久和(東海大)、木村紳一郎(株日立製作所)、森田行則(産総研)、水島一郎(株ニューフレアテクノロジー)、福田浩一(産総研)、守屋剛(東京エレクトロン株)、柴田英毅(東芝)、村上勝久(産総研)、高瀬浩一(日本大学)
※講義概要は後日掲載いたします。
- 対象者** ナノエレクトロニクス・ナノテクノロジーに興味を持つ大学院生及び社会人
※所属大学指導教員等の推薦書があれば、大学4年生、高専専攻科2年生の参加を認めます。
- 募集人数** 30名程度(原則として全日参加できる方)
- 選考方法** 書類選考(応募多数の場合は大学院生を優先します。)
※申し込み締め切り後、参加の可否を連絡します。
- 受講料** 無料。
- 旅費** ■学生の方：交通費と宿泊費の補助を予定しています。
宿泊費の補助として、筑波大学の宿泊施設を用意する予定ですので(部屋数に限り有)、希望者は申し込みください。なお、用意した宿泊施設以外を利用された場合(ホテル等)には宿泊費の一部(1泊につき3,000円程度)を補助します。
■学生以外の方：交通費と宿泊費の補助はありません。
費用は自己負担になりますが、筑波大学の宿泊施設の宿泊も可能ですので、希望者は申し込みください。ただし、空室がある場合に限りです。
- 主催** 筑波大学大学院数理物質科学研究科、産業技術総合研究所TIA推進センター
- 後援** 公益社団法人日本工学会

お申し込みについて

TIA連携大学院ホームページ(tia-edu.jp)内のTIA連携大学院サマー・オープン・フェスティバル2019特設サイトからお申し込みください。申し込み締切：2019年7月24日(水) ※ただし、筑波大学以外の学生で単位を希望する方については次ページのスケジュールを参照して下さい。



単位の修得について

筑波大学以外の大学院生(修士)

本サマースクールは筑波大学（大学院博士前期課程）の授業科目（1単位）としても位置づけられており、希望する大学院生は所属大学および本学の双方からの許可を得ることで、特別聴講学生として本授業科目を履修することもできます。参加決定の連絡があった大学院生で希望する方は、TIA連携大学院HPから、別途手続きを行ってください。

筑波大学の大学院生(修士)

参加決定の連絡があった筑波大学の大学院生で単位修得を希望する学生については、TWINSにおける履修申請を行ってください。

【科目番号：01BC314、01BD214、01BF290、01BG083、02BQ204】

【授業科目名：ナノエレクトロニクス・ナノテクノロジーサマースクール】

申し込み～最終日までのスケジュール

日 程	事 項
7月24日（水）	申し込み締め切り ※ただし他大学の学生で単位を希望する方は下記の特別聴講生に係る依頼文書の送付期限に間に合うようにお申込下さい。
7月12日（金）	特別聴講学生に係る本学宛て依頼文書の送付期限 （筑波大学以外の大学院生（修士）のみ）
～7月25日（木）	参加可否通知メールを事務局から送付します。参加決定者には、次の案内も併せて送付しますので、それぞれの締め切り日までに提出してください。 ① アンケート（TCAD実習を行う際の参考とする。） ② TWINS履修申請の案内（筑波大学大学院生のみ） ③ 交通費と宿泊費の補助申請書類（学生のみ） ※立替払い方式となります。 ④ 成績評価のためのレポート提出の案内
8月9日（金）	TWINSの履修申請入力期限（筑波大学大学院生のみ）
8月30日（金） 受付時 AM9:00	交通費と宿泊費の補助申請書類提出締切（学生のみ） ※立替払い方式となります。 ◇修了式にて、サマースクールを修了した方には修了証を授与します。

お問い合わせ先(事務局)

国立大学法人 筑波大学 TIA推進室
tia-edu@un.tsukuba.ac.jp Tel. 029-853-5891
<https://tia-edu.jp>

■ 日程表

第1日 8月28日(水) 会場:筑波大学総合研究棟B 108プレゼンルーム									
	9:00	9:10-10:40		11:00-12:30		13:30-15:00		15:20-16:50	
内容	開講式	ICの基礎	休憩	デバイス物理	昼食	リソグラフィ・エッチングの基礎	休憩	フロントエンドプロセス	
講師		宮武 久和 東海大学		木村 紳一郎 日立製作所		森田行則 産総研		水島一郎 ニューフレアテクノロジー	
第2日 8月29日(木) 会場:産業技術総合研究所 西事業所 TIA連携棟									
	8:35	9:30~13:00				14:00~17:30		17:30~	
内容	総合研究棟B 玄関前集合	A班:TCAD実習 福田 浩一(産総研)			昼食	A班:SCR棟/計測分析技術・HIM見学		TXつくば駅 經由 筑波大学	
		B班:SCR棟/計測分析技術・HIM見学				B班:TCAD実習 福田 浩一(産総研)			
第3日 8月30日(金) 会場:筑波大学総合研究棟B 108プレゼンルーム ポスターセッション:112講義室									
	9:00~10:30			10:40~12:10		13:30-15:00		15:10-16:40	16:45
内容	極薄膜		休憩	バックエンドプロセス	昼食	グラフェン 村上勝久 産総研	休憩	ReRAM 高瀬浩一 日本大学	閉講式
講師	守屋 剛 東京エレクトロン			柴田 英毅 東芝					

※プログラム内容は都合により変更になることがあります。予めご了承ください。

■ 講義概要・講師一覧

講義名	講師名	所属	講義概要
ICの基礎	宮武久和	東海大学	IC(集積回路)は非常に多くの先端要素技術を結集して製造されている。これらの要素技術を個別に深く理解する前に、まずICの全体像を把握することが重要である。“ICの基礎”として、微細加工技術の必要性と考え方、研究開発の歴史、設計から製造までの流れ、MOSトランジスタの動作原理、論理回路、メモリのしくみ、デバイスの種類、プロセス・デバイス技術、設計技術及びテスト技術までを概観する。
デバイス物理	木村 紳一郎	日立製作所	Si半導体デバイスを、半導体以前、半導体誕生、IC(Integrated Circuit)誕生、LSI (Large-scale Integrated Circuit)誕生、集積化加速という区分で歴史的に振り返るとともに、微細化に伴って顕在化した課題と、その対策して生まれたFin-FETやSOI-MOSFETなどの最先端Siデバイスを紹介する。デバイス動作への理解を深めるために、MOSFETの動作原理、および、その物理的な課題にも触れる。
リソグラフィ・エッチングの基礎	森田 行則	産業技術総合研究所	半導体デバイスプロセスは、リソグラフィによって転写したパタンを型にしてエッチングを行うという工程を繰り返すことにより、所望の構造を半導体ウエハ上に形成するもので、これら二つの技術がデバイス微細加工技術の中核をなす。本講義では簡単なMOSFETのデバイス形成プロセスに基づきリソグラフィおよびエッチングの基礎技術を概説する。
フロントエンドプロセス	水島 一郎	ニューフレアテクノロジー	Siウエハ上に半導体チップを製造する工程のうち、MOSFETの作製に用いられる熱処理、薄膜形成、ドーピング等のフロントエンドプロセスについて講義する。またMOSFETの高性能化を可能とする三次元構造のデバイスや、ゲート・チャネル等への新材料の適用について紹介する。
TCAD実習	福田 浩一	産業技術総合研究所	ナノエレクトロニクスの研究には高額な装置と、月単位の試作期間が必要だが、Technology CAD (TCAD)によって計算機上で仮想試作が可能である。本実習は、エレクトロニクスの基本であるMOSFETの製造工程～電気動作を実際に計算機シミュレーションを使うことによって理解する。TCAD及びLinuxの概要を説明した簡単な事前資料を読んできてもらい、当日は用意されたPC端末からTCADサーバーに接続して実習を行う。
極薄膜～ナノレベルの半導体製造プロセス～	守屋 剛	東京エレクトロン	本講義では、半導体デバイスの微細化の歴史、半導体製造プロセスの基礎、近年における極微細な半導体製造プロセスにおける課題、Logic,3DNAND,DRAM,CMOS Sensorのデバイス構造、ドライエッチングとCVDプロセスにおける課題、半導体の歩留まり、プロセス、デバイスの評価方法、陽電子消滅法による膜厚測定、Atomic Layer Process (ALE,ALD)について説明する。講義中に数回グループワークでのケーススタディを行う。レポートを提出する。
バックエンドプロセス	柴田 英毅	東芝	MOSFET以降の多層配線形成工程について、材料、構造、プロセスの歴史的変遷を振り返るとともに、銅(Cu)配線や低誘電率(Low-k)縁膜膜などの基幹技術の最新動向や適用限界について講義する。また、デバイスの大容量化、高性能化、低消費電力化のためのSi貫通孔(TSV)を用いた3次元チップ積層技術についても紹介する。
グラフェン	村上 勝久	産業技術総合研究所	グラフェンは高い電子移動度、優れた光透過率、高い比表面積、機械的強度を有することから、次世代高速トランジスタ、ITOに替わる透明電極、スーパーキャパシタの電極材料など、様々な分野での応用が期待されている。電子デバイスや透明電極への応用では、層数を制御した結晶性の良いグラフェンの大面積合成が重要な課題となっている。本講義では、グラフェンの基礎物性、エレクトロニクス応用に向けたグラフェン合成手法および、デバイス応用について解説する。
ReRAM	高瀬 浩一	日本大学	近年、通信技術は飛躍的に発展しており、我が国でも2020年には5Gの運用が予定されている。通信速度の向上は、情報を処理するCPUの性能向上だけでなく、その情報を保存しておくメモリの大容量化や高速応答化が必要とする。この要請に応えるべく、現在、様々な種類の次世代高速応答メモリの研究が世界中で精力的に行われている。本公演では、次世代メモリの一つである抵抗変化メモリの動作原理などの基礎事項を紹介するとともに、実用化に向けた諸問題への取り組みなども併せて紹介する。

※プログラム内容は都合により変更になることがあります。予めご了承ください。